

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-083786

(43)Date of publication of application : 26.03.1996

(51)Int.Cl.

H01L 21/3065

G03F 7/11

G03F 7/26

H01L 21/027

(21)Application number : 06-217555

(71)Applicant : FUJITSU LTD

(22)Date of filing : 12.09.1994

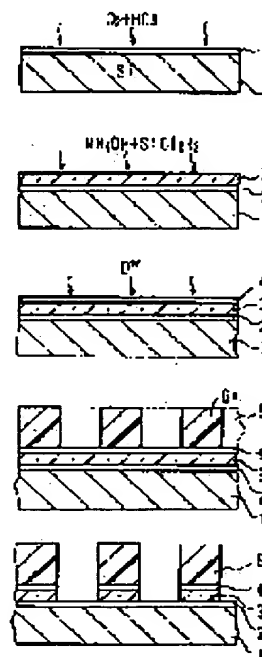
(72)Inventor : USUJIMA AKIHIRO
TAKO KAZUKI

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To prevent the tailing, the biting in a lithography step by depositing a silicon nitride film on a silicon substrate, and forming a silicon oxide film or a silicon nitride oxide film on the surface of the silicon nitride film.

CONSTITUTION: An Si substrate 1 is heated in an (O_2+HCl) atmosphere, and a silicon oxide film 2 is formed on the substrate 1. A silicon nitride film 3 is deposited on the entire surface of the film 2 with ($NH_4OH+SiCl_2H_2$) as source gas. An O_2 plasma down flow process is executed, and a silicon oxide film or a silicon nitride oxide film 4 is formed on the surface of the film 3. The substrate formed with the film 4 is spin coated with a resist film 6 of chemical amplification type resist, preheated, exposed, developed, and a resist pattern 6a is formed. With the pattern 6a as a mask, the underlying oxide film 4 and the film 3 are selectively etched to form a silicon nitride film pattern 3a.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-83786

(43)公開日 平成8年(1996)3月26日

(51)Int.Cl.⁶ 識別記号 庁内整理番号 F I 技術表示箇所

H 0 1 L 21/3065

G 0 3 F 7/11

7/26

5 0 3

H 0 1 L 21/ 302

H

21/ 30

5 0 2 R

審査請求 未請求 請求項の数6 O L (全 8 頁) 最終頁に続く

(21)出願番号 特願平6-217555

(22)出願日 平成6年(1994)9月12日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 蔦島 章弘

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 田古 和樹

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

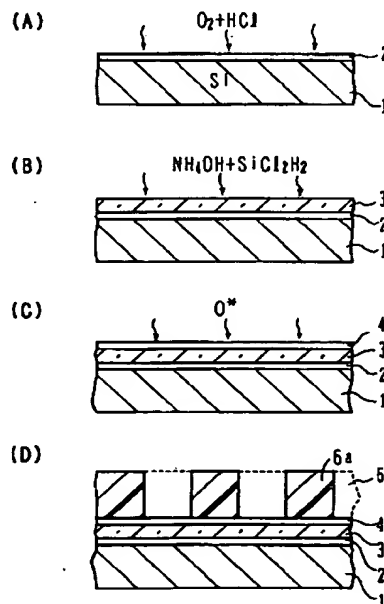
(74)代理人 弁理士 高橋 敬四郎

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【目的】 リソグラフィを用いた半導体装置の製造技術に関し、リソグラフィ工程で裾引きや食い込みを防止することのできる半導体装置の製造方法を提供する。

【構成】 シリコン基板上に窒化シリコン膜を堆積する工程と、前記窒化シリコン膜表面に酸化シリコン膜または酸化窒化シリコン膜を形成する工程と、前記酸化シリコン膜または酸化窒化シリコン膜表面上に、光酸発生剤を含む化学増幅型レジスト膜を塗布する工程と、前記光酸発生剤を活性化して酸を発生させる照射線を、前記化学増幅型レジスト膜に選択的に照射する工程と、前記化学増幅型レジスト膜を現像し、レジストパターンを得る工程と、前記レジストパターンをマスクとして前記窒化シリコン膜を選択的にエッチングして窒化シリコン膜パターンを得る工程とを含む。



1: Si基板 4: 酸
2: 酸化膜 5: レジスト膜
3: 窒化シリコン膜 6: レジスト膜

【特許請求の範囲】

【請求項 1】 シリコン基板上に窒化シリコン膜を堆積する工程と、

前記窒化シリコン膜表面に酸化シリコン膜または酸化窒化シリコン膜を形成する工程と、

前記酸化シリコン膜または酸化窒化シリコン膜表面上に、光酸発生剤を含む化学増幅型レジスト膜を塗布する工程と、

前記光酸発生剤を活性化して酸を発生させる照射線を、前記化学増幅型レジスト膜に選択的に照射する工程と、前記化学増幅型レジスト膜を現像し、レジストパターンを得る工程と、

前記レジストパターンをマスクとして前記窒化シリコン膜を選択的にエッチングして窒化シリコン膜パターンを得る工程とを含む半導体装置の製造方法。

【請求項 2】 さらに、前記窒化シリコン膜堆積工程の前に、前記シリコン基板表面に酸化シリコン膜を形成する工程と、

前記窒化シリコン膜パターンを得る工程の後に、窒化シリコン膜パターンをマスクとして前記シリコン基板表面を選択酸化する工程とを含む請求項 1 記載の半導体装置の製造方法。

【請求項 3】 前記窒化シリコン膜表面に酸化シリコン膜または酸化窒化シリコン膜を形成する工程が、酸素プラズマを用いて前記窒化シリコン膜表面を酸化する工程を含む請求項 1 ないし 2 記載の半導体装置の製造方法。

【請求項 4】 前記酸素プラズマを用いて酸化する工程が、酸素プラズマのダウンフロー中に前記シリコン基板を配置する工程を含む請求項 3 記載の半導体装置の製造方法。

【請求項 5】 前記窒化シリコン膜表面に酸化シリコン膜または酸化窒化シリコン膜を形成する工程が、酸素を含むガスに遠紫外線を照射してオゾンが発生させた雰囲気中に前記窒化シリコン膜表面を曝露し、その表面をオゾン酸化する工程を含む請求項 1 ないし 2 記載の半導体装置の製造方法。

【請求項 6】 窒化シリコン表面を有する基板を準備する工程と、

前記窒化シリコン表面に酸化シリコン膜または酸化窒化シリコン膜を形成する工程と、

前記酸化シリコン膜または酸化窒化シリコン膜表面上に、光酸発生剤を含む化学増幅型レジスト膜を塗布する工程と、

前記光酸発生剤を活性化して酸を発生させる照射線を、前記化学増幅型レジスト膜に選択的に照射する工程と、前記化学増幅型レジスト膜を現像し、レジストパターンを得る工程とを含むレジストパターン形成方法。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、リソグラフィ技術に関

し、特にリソグラフィを用いた半導体装置の製造技術に関する。

【0002】

【従来の技術】 大規模集積回路装置（LSI）の集積度は、依然として増大が要求され、そのため回路パターンの微細化が必要とされている。

【0003】 パターンの微細化のため、露光装置の高解像力化、短波長化が進められており、レジストにも高解像力化が求められている。短波長露光用の高解像力レジストとして、最近光酸発生剤を含む化学増幅型レジストが脚光を浴び、その開発が進められている。

【0004】 化学増幅型レジストは、通常被加工物（ウエハ）上にスピン塗布され、予備加熱後、パターン露光される。露光は、光酸発生剤を活性化し、酸を発生させる照射線を用いて行なわれる。このような照射線としては、可視光、紫外光、X線等の電磁波や電子線、イオン線等の粒子線がある。露光によって照射線が照射された領域には、酸が発生する。

【0005】 露光後のレジスト層はポスト加熱される。ポジ型レジストであれば、発生した酸が基材樹脂を可溶化する。酸は溶媒として機能し、多くの基材樹脂を可溶化するため、高感度が実現できる。

【0006】

【発明が解決しようとする課題】 ところで、化学増幅型レジストを現像すると、レジストパターンの断面形状が変形してしまうことがある。ポジ型レジストの場合、開口部が底部分で狭くなる裾引き現象が発生したり、開口部となるべき領域が完全に抜けず、分離解像しなくなるといった現象が生じることがある。

【0007】 ネガ型レジストの場合は、逆に開口部の底部断面が下地界面で拡がる食い込み現象が生じることがある。これらの現象は、いずれも高解像力を実現するために大きな障害となってしまう。

【0008】 本発明の目的は、リソグラフィ工程で裾引きや食い込みを防止することのできる半導体装置の製造方法を提供することである。本発明の他の目的は、断面形状の優れたレジストパターンの形成方法を提供することである。

【0009】

【課題を解決するための手段】 本発明の半導体装置の製造方法は、シリコン基板上に窒化シリコン膜を堆積する工程と、前記窒化シリコン膜表面に酸化シリコン膜または酸化窒化シリコン膜を形成する工程と、前記酸化シリコン膜または酸化窒化シリコン膜表面上に、光酸発生剤を含む化学増幅型レジスト膜を塗布する工程と、前記光酸発生剤を活性化して酸を発生させる照射線を、前記化学増幅型レジスト膜に選択的に照射する工程と、前記化学増幅型レジスト膜を現像し、レジストパターンを得る工程と、前記レジストパターンをマスクとして前記窒化シリコン膜を選択的にエッチングして窒化シリコン膜パ

ターンを得る工程とを含む。

【0010】さらに、窒化シリコン膜堆積工程の前に、シリコン基板表面に酸化シリコン膜を形成する工程と、窒化シリコン膜パターンを得る工程の後に、窒化シリコン膜パターンをマスクとしてシリコン基板表面を選択酸化する工程とを含んでもよい。

【0011】また、窒化シリコン膜表面に酸化シリコン膜または酸化窒化シリコン膜を形成する工程は、酸素プラズマを用いて窒化シリコン膜表面を酸化する工程、または酸素プラズマのダウンフロー中にシリコン基板を配置する工程、または酸素を含むガスに遠紫外線を照射してオゾンが発生させた雰囲気中に窒化シリコン膜表面を曝露し、その表面をオゾン酸化する工程を含んでもよい。

【0012】本発明のレジストパターン形成方法は、窒化シリコン表面を有する基板を準備する工程と、前記窒化シリコン表面に酸化シリコン膜または酸化窒化シリコン膜を形成する工程と、前記酸化シリコン膜または酸化窒化シリコン膜表面上に、光酸発生剤を含む化学増幅型レジスト膜を塗布する工程と、前記光酸発生剤を活性化して酸が発生させる照射線を、前記化学増幅型レジスト膜に選択的に照射する工程と、前記化学増幅型レジスト膜を現像し、レジストパターンを得る工程とを含む。

【0013】

【作用】本発明者らは、窒化シリコン膜表面を酸素プラズマで処理すると、裾引き現象や食い込み現象を防止できることを発見した。酸素プラズマで処理した窒化シリコン膜表面を観察すると、処理前と比べ、窒素が減少し、酸素が増加していることが判った。すなわち、窒化膜表面は酸化されたものと考えられる。このように、窒化シリコン膜表面に酸化シリコン膜または酸化窒化シリコン膜を形成すると、裾引き現象や食い込み現象を防止できるものと考えられる。

【0014】酸素プラズマの処理を酸素プラズマのダウンフロー中に行なえば、シリコン基板に与える影響を減少させることができる。また、窒化シリコン膜表面を酸化する反応は、遠紫外線を照射してオゾンが発生させた雰囲気中においても行なうことができるであろう。

【0015】また、窒化シリコン膜表面を酸化する代わりに、表面に酸化シリコン膜または酸化窒化シリコン膜を形成しても同様の作用が得られるであろう。

【0016】

【実施例】以下、図面を参照して本発明の実施例を説明する。図1(A)に示すように、Si基板1の表面上に厚さ約5nmの酸化シリコン膜2を形成する。たとえば、 $O_2 + HCl$ 雰囲気中で基板を約1000℃に加熱し、塩酸酸化の熱酸化膜を成長させる。この酸化シリコン膜2は、その上に形成する窒化シリコン膜がSi基板1に与える応力を緩和させるためのバッファ層となる。

【0017】図1(B)に示すように、酸化シリコン膜

2の全面上に、窒化シリコン膜3を厚さ約115nm堆積する。たとえば、 $NH_4OH + SiCl_2H_2$ をソースガスとし、基板温度を約700℃とした減圧化学気相堆積(CVD)により、窒化シリコン膜3を堆積する。

【0018】次に、図1(C)に示すように、窒化シリコン膜3表面にごく薄い酸化シリコン膜ないし酸化窒化シリコン膜4を形成する。たとえば、図2(A)に示すダウンフロー型アッシャー装置を用い、窒化シリコン膜3を形成したウェハ10を温度調整装置を備えたサセプタ28上に載置する。

【0019】図2(A)に示すアッシャー装置において、2.45GHzのμ波がμ波導波管25からμ波導入室24に導かれる。μ波導入室24は、μ波を透過するμ波透過窓23によって気密を保たれたままプラズマ発生室26と結合している。プラズマ発生室26には、ガス導入口27から O_2 ガスが導入される。プラズマ発生室26は、パンチングボード22によって下側を画定され、発生するプラズマをプラズマ発生室26内に閉じ込める。チャンバ21は、プラズマ発生室とその下の処理室を取り囲み、その内部にサセプタ28を収容する。プラズマ発生室26に発生した酸素プラズマから、中性粒子のみがパンチングボード22を通過して処理室内に流れる。このプラズマのダウンフローを用いてウェハ10を処理すると、高エネルギー粒子のない状態でウェハ10を気相処理することができる。したがって、ウェハ10内に与えるダメージ等を防止することができる。

【0020】本実施例においては、 O_2 ガス流量400sccm、μ波パワー300W、圧力0.4Torr、サセプタ温度160℃、処理時間120秒の条件で O_2 プラズマダウンフロー処理を行なった。この処理により、後に述べるように、窒化膜3表面におよそ2nmの厚さの酸化シリコン膜ないし酸化窒化シリコン膜4が形成される。以下、この酸化シリコンないし酸化窒化シリコンの膜を酸化膜4と呼ぶ。

【0021】このようにして、窒化シリコン膜3の表面に薄い酸化膜4を形成する。図1(D)に示すように、酸化膜4を形成した基板上に、化学増幅型レジストのレジスト膜6をスピン塗布し、予備加熱、露光、現像を行なうことにより、レジストパターン6aを形成する。

【0022】より詳細に説明すると、まず酸化膜4を形成した基板を、ヘキサメチルジシラザン(HMDS)雰囲気中110℃の加熱状態で60秒間曝露した。その後、ポリビニルフェノールの水酸基の40%をt-ブトキシカルボニロキシ化した化合物トリフェニルスルホンウムトリプレート、乳酸エチルからなるポジ型化学増幅レジストを約0.7μmの厚さでスピン塗布し、ホットプレート上で110℃のベーキングを約90秒間行なった。その後、波長248nmのKrFレーザ光で露光した。露光後、再び基板をホットプレート上で90℃の温度で約90秒間加熱処理を行ない、2.38%のTMA

H水溶液で60秒のパドル現像を行なった。

【0023】なお、比較のため、窒化シリコン膜3表面上に酸化膜4を形成しないサンプルを作成し、同様の手順でレジスト膜を塗布し、レジストパターンを形成した。図3(A)、(B)は、上述の実施例、比較例に従い形成したレジストパターンの断面写真を示す。図3

(A)は、実施例に従い、0.8 μ mピッチでラインアンドスペースのストライプパターンを形成したレジストパターンの断面写真である。

【0024】図3(B)は、窒化シリコン膜表面に酸化膜を形成しないウエハ上に、同様に0.8 μ mピッチでラインアンドスペースのストライプパターンを形成したレジストパターンの断面写真である。

【0025】図3(A)においては、レジストパターンの裾がほぼ垂直に切れており、正確に転写が成されていることが判る。これに対し、図3(B)の比較例においては、下地表面近傍において、レジストパターンの形状は顕著な裾引きを示している。したがって、レジストパターンの上部が正確な寸法に加工されても、裾引き部でパターン精度を大幅に悪化させてしまう可能性が高い。

【0026】図3(A)、(B)から判るように、窒化シリコン膜の表面を酸素プラズマのダウンフローで処理することにより、レジストパターンのパターン精度が大幅に改善された。この効果を確認するため、ダウンフロー処理前後の窒化膜(酸化膜)表面をESCA分析で解析した。

【0027】図4(A)、(B)は、ダウンフロー酸化処理前のESCAスペクトルとダウンフロー酸化処理後のESCAスペクトルを示す。図において、横軸は結合エネルギーをeVで示し、縦軸は信号強度を任意単位で示す。両グラフを比較すると、ダウンフロー酸化処理によりO(1s)のピークが著しく増大し、逆にN(1s)のピークが著しく減少していることが判る。なお、これらのピークの他、図に示したグラフにおいては、C(1s)、F(1s)、Si(2p)等のピークが観察される。

【0028】図4(C)は、これらのピークから表面組成を分析した結果を示す図表である。O₂プラズマダウンフロー処理前と処理後の各々について、C(1s)、N(1s)、O(1s)、F(1s)、Si(2p)の組成を比較して示す。C(1s)、F(1s)、Si(2p)の各成分はあまり大きな変化を示していない。N(1s)は42.8原子%から16.6原子%に大幅に減少し、逆にO(1s)ピークは18.4原子%から48.3原子%に大幅に増大している。

【0029】これらの結果から、処理前においては表面はほぼ窒化シリコンであり、処理後には窒化シリコン成分が著しく減少し、酸化シリコン成分が著しく増大していることが判る。なお、処理後の表面は完全な酸化シリコンではなく、窒素成分を含むようである。

【0030】表面組成をさらに詳しく調べるため、Si(2p)のピーク形状を分離してSi-Nの成分とSi-Oの成分とを得た。図5(A)、(B)は、Si(2p)のスペクトルをピーク分離した波形を示すグラフである。図中横軸に結合エネルギーをeVで示し、縦軸に信号強度を規格化して示す。

【0031】図5(A)において、曲線aは測定したままの信号強度を示す。この信号強度のピークは、SiN成分にほぼ合致しているが、若干形が崩れている。そこで、SiO₂成分を仮定し、SiN成分とSiO₂成分とに分離した。分離したSiN成分をa₂で示し、分離したSiO₂成分をa₁で示す。この図から判るように、処理前においてはSiO₂成分は存在するが、その量はごく僅かである。

【0032】図5(B)は、O₂プラズマダウンフロー処理後の表面Si(2p)のスペクトルを示す。曲線bが測定したままのスペクトルのピーク波形であり、曲線b₁、b₂はSiO₂成分とSiN成分に分離した各成分を示す。この図から明らかなように、SiO₂成分がSiN成分よりもかなり大きくなっている。すなわち、図5(A)におけるSiN成分の半分以上はSiO₂成分に変換されたと考えることができる。

【0033】これらの分析結果から、O₂プラズマダウンフロー処理により、窒化シリコン膜表面が酸化されていることが判る。なお、表面の組成が完全に酸化シリコンか酸化窒化シリコンかは確認することはできないが、酸化シリコンとした場合、その厚さは約2nm程度であろう。

【0034】上述のように、窒化シリコン膜表面をO₂プラズマダウンフロー処理で酸化することにより、レジストパターンの形状を大幅に改善することができた。その原因は以下のように考えることができるであろう。

【0035】まず、O₂プラズマダウンフロー処理前の窒化シリコン膜上に直接HMDS膜を形成し、レジスト膜を塗布した場合にレジストパターンのパターン形状が悪い原因は、下地表面近傍では発生した酸を消滅させる機構が存在するためであろう。より具体的には、窒化シリコン膜表面にアルカリ成分が吸着しないしは含まれているためであろうと考えられる。

【0036】アルカリ成分の原因としては、窒化シリコン膜堆積の原料ガスとして用いたNH₄OHが窒化シリコン膜中に残存ないしは表面に吸着していることが考えられる。この他、クリーンルーム内に浮揚するアミン、アンモニア等の塩基性不純物が窒化シリコン膜表面に付着することも考えられる。

【0037】窒化シリコン膜表面に塩基性不純物が残っていると、レジスト膜塗布後、レジスト膜下部にこれら塩基性不純物が拡散し、露光によって発生した酸を中和してしまい、露光の効果を減少させてしまうものと考えられる。

【0038】 O_2 プラズマダウンフロー処理により、掘引き現象がほとんど完全に消滅した原因は、まず窒化シリコン膜表面を酸化することにより、窒化シリコン膜表面部分に残存しているアルカリ性不純物を除去ないし変換してしまうものと考えられる。また、窒化シリコン膜表面が酸化されることにより、窒化シリコン膜中に残存する塩基性不純物は、酸化膜によって封じ込められてしまうものと考えられる。

【0039】このような作用は、 O_2 プラズマダウンフロー処理に限らず、窒化シリコン膜表面を酸化することにより生じるものと考えられる。たとえば、窒化シリコン膜表面をオゾン酸化すれば、同様の現象が生じるであろう。基板のダメージを問題としない場合は、基板を酸素プラズマ中に直接配置してもよいであろう。また、窒化シリコン膜の表面自体を酸化する代わりに、窒化シリコン膜表面に酸化シリコン膜を堆積しても、窒化シリコン膜表面のアルカリ性不純物を除去、変換し、窒化シリコン膜に残存するアルカリ性不純物を封じ込めることができるであろう。同様に、酸化シリコン膜の代わりに酸化窒化シリコン膜を堆積しても同様の効果が期待される。

【0040】なお、上述の実施例においては、CVD装置内で形成した窒化シリコン膜表面を、ダウンフロー型アッシャー装置内で表面酸化し、その後スピナー上でレジスト膜を形成した。これらの工程は、なるべく連続して行なうことが好ましい。

【0041】図2(B)は、窒化シリコン膜表面の酸化と引き続くレジスト膜形成を連続して行なうことのできる処理システムを概略的に示す。レジスト膜塗布装置31は、搬送路32で結合された酸化室33、スピコート室34、ホットプレート室35、カセット室38、39を含む。

【0042】窒化シリコン膜を形成したウエハを収納したカセットを、まずカセット室38に搬入し、カセットから1枚ずつウエハを取り出し、搬送路32を介してまず酸化室33に搬入し、図2(A)に示すようなダウンフロープラズマ処理により、窒化シリコン膜表面を酸化する。その後、表面を酸化したウエハを酸化室33からスピコート室34に移動し、レジスト膜をスピナー塗布する。スピナー塗布後ウエハはスピコート室34からホットプレート室35に移送され、予備加熱が行なわれる。その後、ウエハはカセット室39に移送され、露光装置に運ばれる。

【0043】なお、窒化シリコン膜表面の酸化をオゾン酸化で行なう場合は、酸化室33とスピコート室34を一体化することも可能である。すなわち、スピコート室34内にウエハを搬入した後、雰囲気は酸素雰囲気とし、紫外線ランプをウエハ上に照射し、 O_3 を発生させて窒化シリコン膜表面をオゾン酸化することができる。

【0044】また、上記実施例においては、レジスト膜塗布直前にウエハをHMDS雰囲気中に曝露し、密着層を形成している。レジスト膜と下地との密着が十分な場合には、この密着層形成は省略してもよい。

【0045】図6(A) - (D)は、図1(A) - (D)の工程に引き続く代表的な製造工程の例を示す。図1(D)に示すように、レジストパターン6aを形成した後、図6(A)に示すように、このレジストパターン6aをエッチングマスクとし、下地の酸化膜4および窒化シリコン膜3を選択的にエッチングする。

【0046】表面の酸化膜4は極めて薄いため、同一のエッチングガスを用いて酸化膜4と窒化シリコン膜3を連続的にエッチすることもできる。なお、酸化膜4エッチング用のエッチングガスと、窒化シリコン膜3エッチング用のエッチングガスを代えることも当然可能である。

【0047】このようにして、窒化シリコン膜3から窒化シリコンパターン3aを作成する。なお、窒化シリコン膜3a表面に形成されている酸化膜4aは、以後の工程に必要なものではないが、障害となるものでもない。

【0048】図6(B)に示すように、レジストパターン6aをアッシング等によって除去する。たとえば、図2(A)に示すアッシャー装置中に基板を搬入し、酸素プラズマのダウンフローによりレジストパターン6aを除去することができる。

【0049】図6(C)に示すように、窒化シリコンパターン3aを酸化マスクとし、酸化シリコン膜2のみで表面を覆われた部分のSi基板1を選択酸化する。選択酸化により、フィールド酸化膜5が形成される。たとえば、フィールド酸化膜5は厚さ約300nm、幅約300nmである。また、フィールド酸化膜5間に露出される活性領域は、幅約400nmである。

【0050】図6(D)に示すように、フィールド酸化後、表面に残存する酸化膜4aおよび窒化シリコンパターン3aを除去する。たとえば、表面のごく薄い酸化膜4aは、希釈弗酸でライトエッチングすることによって除去し、窒化シリコンパターン3aは熱リン酸によって除去することができる。このようにして、フィールド酸化膜5で画定された活性領域を有するSi基板1を作成することができる。

【0051】その後、フィールド酸化膜5で画定された活性領域上に、たとえばMOSトランジスタを作成し、半導体集積回路装置を作成する。これらの工程は、従来公知の製造プロセスを利用することができる。

【0052】以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、CMOS集積回路装置のウェル形成のために作成する窒化シリコン膜パターンを、図1(A) - (D)の工程を用いて実行することができる。また、レジストは、光酸発生剤を含むものであれば、実施例中に説明したものに限

らないことは自明であろう。その他、種々の変更、改良、組み合わせ等が可能なのは当業者に自明であろう。

【0053】

【発明の効果】以上説明したように、本発明によれば、窒化シリコン膜上に化学増幅型レジストのパターンを作成する際、パターン精度を向上させることができる。

【0054】したがって、高集積度半導体装置を、歩留りよく、安定に製造することができる。

【図面の簡単な説明】

【図1】本発明の実施例による半導体装置の製造方法を説明するための概略断面図である。

【図2】図1に示す製造方法を実施する際に用いる処理装置を示す概略断面図および概略平面図である。

【図3】本発明の実施例および比較例により作成したレ

ジストパターンの「基板上に形成された微細なパターンを表しているもの」の顕微鏡写真である。

【図4】図1に示す実施例による基板表面の変化を示すグラフおよび図表である。

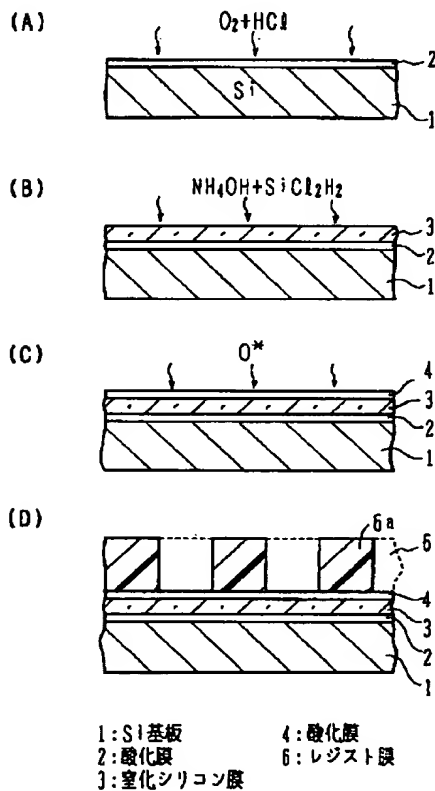
【図5】図1に示す実施例による基板表面の変化を示すグラフである。

【図6】図1に示す実施例による半導体装置の製造方法に引き続く製造工程を示す概略断面図である。

【符号の説明】

- 1 Si基板
- 2 酸化シリコン膜
- 3 窒化シリコン膜
- 4 酸化膜（酸化シリコン膜ないし酸化窒化シリコン膜）
- 6 レジスト膜

【図1】



【図2】

